

ML87V2105

5.6Mbit フレームメモリ内蔵 映像信号ノイズリダクション IC

概要

ML87V2105 は、5.6Mbit のフレームメモリとノイズリダクションフィルタ、メモリコントローラ回路で構成され、映像信号のフレーム巡回ノイズリダクションが可能です。

ノイズリダクションは、フレーム間、フィールド間、ライン間の 3 相関の適応型となっており、3 次元ノイズリダクション特有の残像を極力抑えて、効果的なノイズリダクションを実現しています。

入力映像データのノイズ量を検出して自動で最適なノイズリダクション設定を行う自動モードがあります。

出力が入力と同一フォーマットの選択が可能のため、従来のシステムに挿入して、容易にノイズリダクションの実現が可能となっています。

特長**内蔵メモリ：**

フレームメモリ(4:1:1 データ相当) 1 個

入出力最大動作周波数(16bit / 8bit、ITU-R BT.656)：

14.75/29.5MHz

電源電圧：

3.3V ± 0.3V

入力端子：

LVCMOS(3.3V)

出力端子：

LVCMOS(3.3V)

入力データフォーマット：

YCbCr(8bit(Y)+8bit(CbCr)(4:2:2)+Sync.) : 16 ビットモード

YCbCr(8bit(YCbCr)(4:2:2)+Sync.) : 8 ビットモード

ITU-R BT.656(8bit(YCbCr)) : ITU-R BT.656 モード

出力データフォーマット：

YCbCr(8bit(Y)+8bit(CbCr)(4:2:2)+Sync.) : 16 ビットモード

YCbCr(8bit(YCbCr)(4:2:2)+Sync.) : 8 ビットモード(入力が 8 ビットモードで選択可能)

ITU-R BT.656(8bit(YCbCr)) : ITU-R BT.656 モード(入力が ITU-R BT.656 で選択可能)

シリアルバス：

I²C-bus インターフェース(標準モード：100kbps / 高速モード：400kbps)

内部メモリコントローラ機能：

625/50Hz 2:1、525/60Hz 2:1 対応

対応水平有効ピクセル数：640(525 ラインモードのみ)、720、768

フレーム巡回型ノイズリダクション機能：

フレーム巡回ノイズ検出ノイズ減算型

自動設定ノイズリダクション可能(入力データノイズ検出フィードバック)

静止画出力機能：

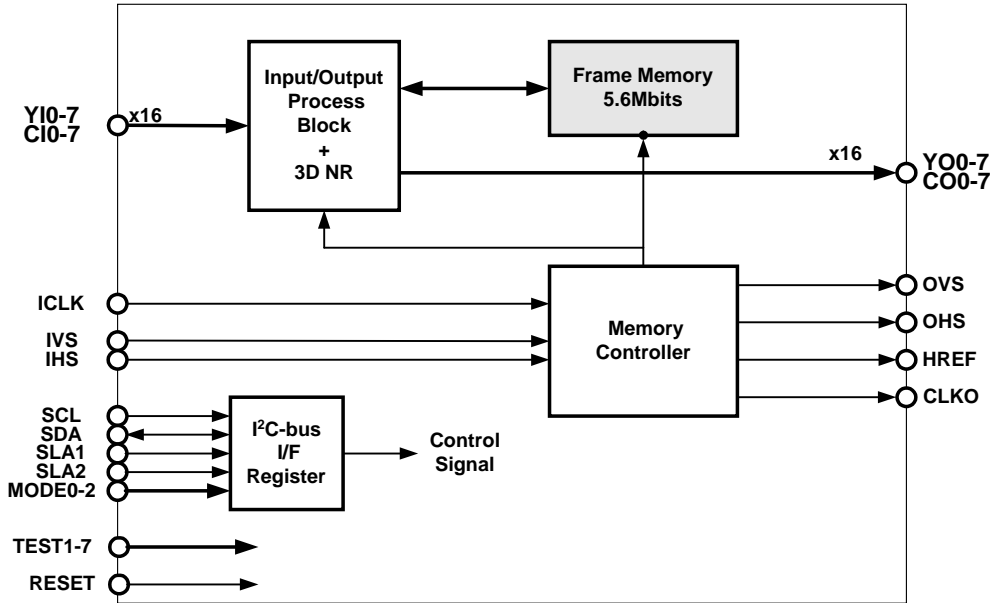
フレーム(2 モード)静止画、フィールド静止画選択可能

常時入力同期信号が必要

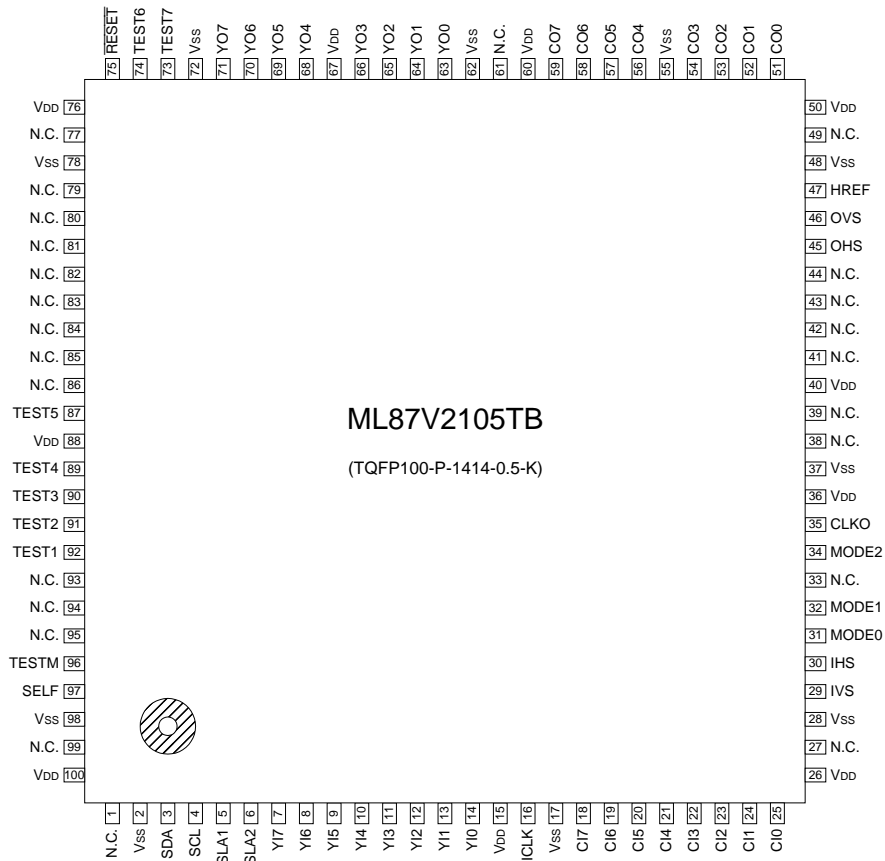
パッケージ：

100 ピン TQFP(TQFP100-P-1414-0.50-K)

ブロック図



端子配置図(上面図)



端子説明

No.	端子名	I/O	パッド備考	端子説明
1	N.C.	-		N.C.
2	VSS	-		グランド
3	SDA	I/O	Schmitt(IN)/ OpenDrain(OUT)	I ² C-bus データ端子
4	SCL	I	Schmitt	I ² C-bus クロック端子
5	SLA1	I	pull-down 50k	スレーブアドレス設定端子
6	SLA2	I	pull-down 50k	スレーブアドレス設定端子
7	YI7	I		輝度信号入力端子ビット7(MSB)
8	YI6	I		輝度信号入力端子ビット6
9	YI5	I		輝度信号入力端子ビット5
10	YI4	I		輝度信号入力端子ビット4
11	YI3	I		輝度信号入力端子ビット3
12	YI2	I		輝度信号入力端子ビット2
13	YI1	I		輝度信号入力端子ビット1
14	YI0	I		輝度信号入力端子ビット0(LSB)
15	VDD	-		電源 3.3V
16	ICLK	I		入力系クロック端子
17	VSS	-		グランド
18	CI7	I	pull-down 50k	色差信号入力端子ビット7(MSB)
19	CI6	I	pull-down 50k	色差信号入力端子ビット6
20	CI5	I	pull-down 50k	色差信号入力端子ビット5
21	CI4	I	pull-down 50k	色差信号入力端子ビット4
22	CI3	I	pull-down 50k	色差信号入力端子ビット3
23	CI2	I	pull-down 50k	色差信号入力端子ビット2
24	CI1	I	pull-down 50k	色差信号入力端子ビット1
25	CI0	I	pull-down 50k	色差信号入力端子ビット0(LSB)
26	VDD	-		電源 3.3V
27	N.C.	-		N.C.
28	VSS	-		グランド
29	IVS	I	Schmitt pull-down 50k	入力系垂直同期信号入力端子
30	IHS	I	Schmitt pull-down 50k	入力系水平同期信号入力端子
31	MODE0	I	pull-down 50k	モード設定端子ビット0
32	MODE1	I	pull-down 50k	モード設定端子ビット1
33	N.C.	-		N.C.
34	MODE2	I	pull-down 50k	モード設定端子ビット2
35	CLKO	O/(I)	pull-down 50k	クロック出力(I ² C-bus 制御可能)
36	VDD	-		電源 3.3V
37	VSS	-		グランド
38	N.C.	-		N.C.
39	N.C.	-		N.C.
40	VDD	-		電源 3.3V
41	N.C.	-		N.C.
42	N.C.	-		N.C.
43	N.C.	-		N.C.
44	N.C.	-		N.C.
45	OHS	O		水平同期信号出力端子

46	OVS	O		垂直同期信号出力端子
47	HREF	O		データ出力水平基準信号出力端子
48	VSS	-		グランド
49	N.C.	-		N.C.
50	VDD	-		電源 3.3V
51	CO0	O/(I)	pull-down 50k	色差信号出力端子ビット0(LSB)
52	CO1	O/(I)	pull-down 50k	色差信号出力端子ビット1
53	CO2	O/(I)	pull-down 50k	色差信号出力端子ビット2
54	CO3	O/(I)	pull-down 50k	色差信号出力端子ビット3
55	VSS	-		グランド
56	CO4	O/(I)	pull-down 50k	色差信号出力端子ビット4
57	CO5	O/(I)	pull-down 50k	色差信号出力端子ビット5
58	CO6	O/(I)	pull-down 50k	色差信号出力端子ビット6
59	CO7	O/(I)	pull-down 50k	色差信号出力端子ビット7(MSB)
60	VDD	-		電源 3.3V
61	N.C.	-		N.C.
62	VSS	-		グランド
63	YO0	O		輝度信号出力端子ビット0(LSB)
64	YO1	O		輝度信号出力端子ビット1
65	YO2	O		輝度信号出力端子ビット2
66	YO3	O		輝度信号出力端子ビット3
67	VDD	-		電源 3.3V
68	YO4	O		輝度信号出力端子ビット4
69	YO5	O		輝度信号出力端子ビット5
70	YO6	O		輝度信号出力端子ビット6
71	YO7	O		輝度信号出力端子ビット7(MSB)
72	VSS	-		グランド
73	TEST7	I	pull-down 50k	テスト入力端子ビット7 0:通常動作 1:テストモード
74	TEST6	I	pull-down 50k	テスト入力端子ビット6 0:通常動作 1:テストモード
75	RESET	I	Schmitt	システムリセット入力端子 0:システムリセット状態(非同期動作) 1:動作状態
76	VDD	-		電源 3.3V
77	N.C.	-		N.C.
78	VSS	-		グランド
79	N.C.	-		N.C.
80	N.C.	-		N.C.
81	N.C.	-		N.C.
82	N.C.	-		N.C.
83	N.C.	-		N.C.
84	N.C.	-		N.C.
85	N.C.	-		N.C.
86	N.C.	-		N.C.
87	TEST5	I	pull-down 50k	テスト入力端子ビット5 0:通常動作 1:テストモード

88	VDD	-		電源 3.3V
89	TEST4	I	pull-down 50k	テスト入力端子ビット 4 0:通常動作 1:テストモード
90	TEST3	I	pull-down 50k	テスト入力端子ビット 3 0:通常動作 1:テストモード
91	TEST2	I	pull-down 50k	テスト入力端子ビット 2 0:通常動作 1:テストモード
92	TEST1	I	pull-down 50k	テスト入力端子ビット 1 0:通常動作 1:テストモード
93	N.C.	-		N.C.
94	N.C.	-		N.C.
95	N.C.	-		N.C.
96	TESTM	I	pull-down 50k	メモリテスト入力端子ビット 0:通常動作 1:テストモード
97	SELF	I	pull-down 50k	セルフリフレッシュ設定端子 0:セルフリフレッシュ停止 1 セルフリフレッシュ動作(推奨)
98	VSS	-		グランド
99	N.C.	-		N.C.
100	VDD	-		電源 3.3V

テストモード端子は 0 固定または OPEN で使用してください。
CO0 ~ 7 及び CLK0 はテストモード時のみ入力になります。

電気的特性
絶対最大定格

項目	記号	条件	定格値	単位
電源電圧	V_{DD}	$T_a = 25^\circ\text{C}$	-0.5 ~ 4.6	V
入力端子電圧	V_i	$T_a = 25^\circ\text{C}$	-0.5 ~ $V_{DD}+0.5$ 4.6	V
出力短絡電流	I_{OS}	$T_a = 25^\circ\text{C}$	50	mA
許容損失	P_D	$T_a = 25^\circ\text{C}$	1	W
動作温度	T_{opr}	-	0 ~ 70	$^\circ\text{C}$
保存温度	T_{stg}	-	-50 ~ 150	$^\circ\text{C}$

推奨動作条件

項目	記号	Min.	Typ.	Max.	単位
電源電圧	V_{DD}	3.0	3.3	3.6	V
電源電圧	V_{SS}	0	0	0	V
動作温度	T_a	0	-	70	$^\circ\text{C}$

端子容量

(VCC = 3.3 V \pm 0.3 V, f = 1 MHz, $T_a = 25^\circ\text{C}$)

項目	記号	Min.	Max.	単位
入力容量	C_i	-	7	pF
入出力容量(CO0 ~ 7,CLKO)	C_{io1}	-	7	pF
入出力容量(SDA)	C_{io2}	-	7	pF
出力容量	C_o	-	7	pF

直流特性

(Ta = 0 ~ 70°C)

項目	記号	条件	Min.	Max.	単位
H レベル入力電圧	V _{IH1}	-	V _{DD} × 0.7	V _{DD} +0.3	V
L レベル入力電圧	V _{IL1}	-	-0.3	V _{DD} × 0.3	V
H レベル入力電圧 (TEST1 ~ 7, TESTM, SELF)	V _{IH2}	-	V _{DD} × 0.75	V _{DD} +0.3	V
L レベル入力電圧 (TEST1 ~ 7, TESTM, SELF)	V _{IL2}	-	-0.3	V _{DD} × 0.25	V
H レベル入力電圧 (SDA, SCL, IVS, IHS, RESET)	V _{IH3}	Schmitt	V _{DD} × 0.75	V _{DD} +0.3	V
L レベル入力電圧 (SDA, SCL, IVS, IHS, RESET)	V _{IL3}	Schmitt	-0.3	V _{DD} × 0.25	V
H レベル入力電流(Pull-down)	I _{IH}	50k Pull Down	20	200	μA
入力リーク電流	I _{IL}	-	-10	10	μA
H レベル出力電圧(SDA 以外)	V _{OH}	I _{OH} = -4 mA	2.4	V _{DD}	V
L レベル出力電圧(SDA 以外)	V _{OL}	I _{OL} = 4mA	0	0.4	V
L レベル出力電圧(N-Ch.OD) (SDA)	V _{OOL}	I _{OL} = 4mA	0	0.4	V
出力リーク電流	I _{OL}	0 V _{out} V _{DD} 出力ディゼーブル	-10	10	μA
電源電流(動作時)	I _{DD1}	ICLK:29.5MHz 出力ディゼーブル	-	80	mA
電源電流(待機時)	I _{DD2}	入力端子=0V	-	5	mA

交流特性

(Ta = 0 ~ 70°C)

項目	記号	条件	Min.	Max.	単位
ICLK クロックサイクルタイム	t _{ICLK}	16 ビット入力モード	66	-	ns
ICLK クロックサイクルタイム	t _{ICLK}	8 ビット入力モード ITU-R BT.656 モード	33	-	ns
ICLK クロックデューティ比	dt _{ICLK}	-	40	60	%
ICLK 入力セットアップタイム	t _{IISU}	-	5	-	ns
ICLK 入力ホールドタイム	t _{IHH}	-	3	-	ns
ICLK 出力ディレイタイム	t _{IOD}	C _L =30pF	2	25	ns
CLKO ディレイタイム	t _{CKD}	C _L =30pF(ICLK 出力)	2	25	ns
		C _L =30pF(ICLK 出力)	2	17	
データスルータイム	t _{DIDO}	C _L =30pF	2	17	ns

1: ()は入力系内部システムクロックサイクル。

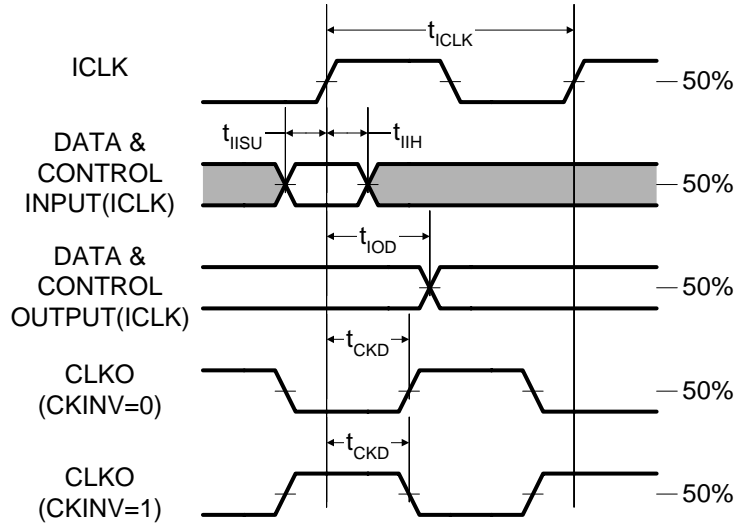
2: CLKO の出力クロック周波数が 14.75MHz を越えて使用される場合、CLKO の負荷 C_L=20pF 以内で使用してください。

注記 1: 測定条件

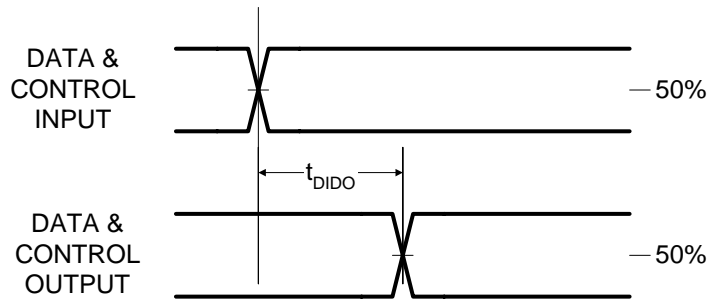
出力比較レベルは、V_{OH} = V_{DD}/2、V_{OL} = V_{DD}/2入力電圧レベルは、V_{IH} = V_{DD}、V_{IL} = 0.0 V注記 2: 入力データのメモリへの書き込みは、電源投入後、V_{DD}=3.0V 到達後、RESET=1 の状態で 2 回目以降の入力系垂直同期信号入力から保証されます。(メモリニシャライズのため、1 回目の 1 フィールド分のデータは保証しません。)注記 3: 出力データのメモリからの読み出しは、電源投入後、V_{DD}=3.0V 到達後、RESET=1 の状態で 2 回目以降の出力系垂直同期信号入力から保証されます。(メモリニシャライズのため、1 回目の 1 フィールド分のデータは保証しません。)

入出力タイミング

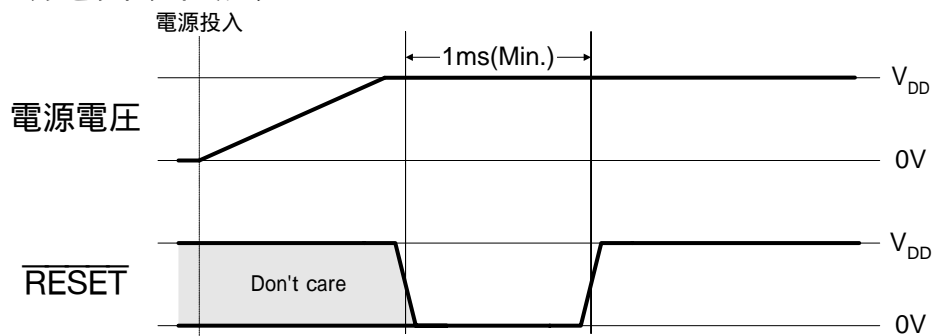
1、ICLK 系入力タイミング



2、データスルーモード入出力タイミング



3、システムリセットタイミング



電源電圧が V_{DD} (3.0 ~ 3.6V)到達後、RESET=0 を 1ms 以上入力してください。

$\overline{\text{RESET}}=1$ に変化後、ICLK の入力が安定している状態で、I²C-bus インタフェースの使用が可能になります

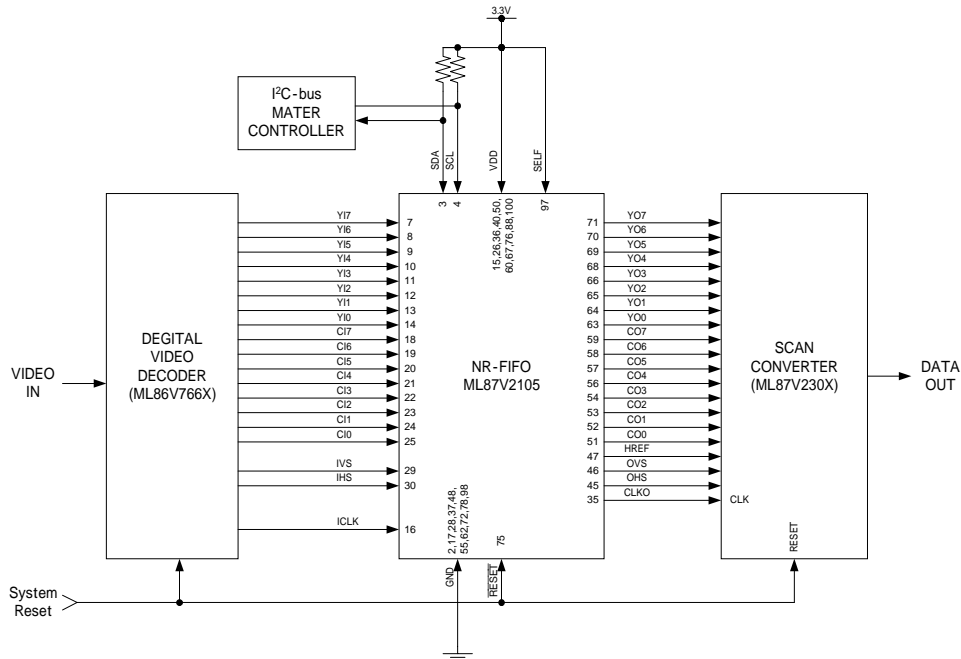
回路応用例

応用例 1

モード設定: OPEN

スレーブアドレス: 1011100

入出力フォーマット: 16 ビット YCbCr(レジスタ設定 - DISEL=0,R656=0,DOSEL=Don't care)



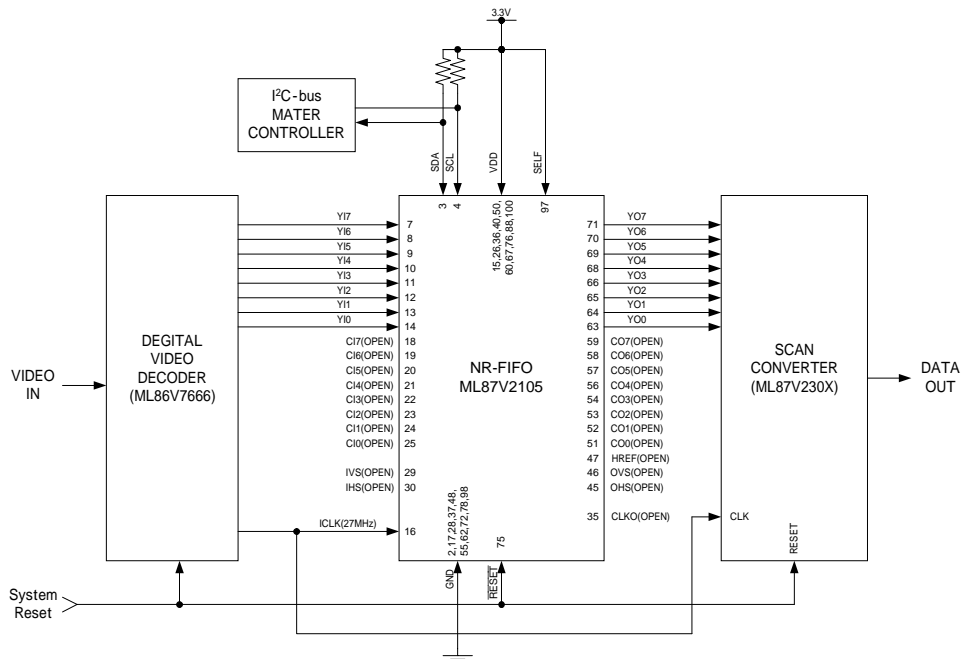
応用例 2

モード設定: OPEN

スレーブアドレス: 1011100

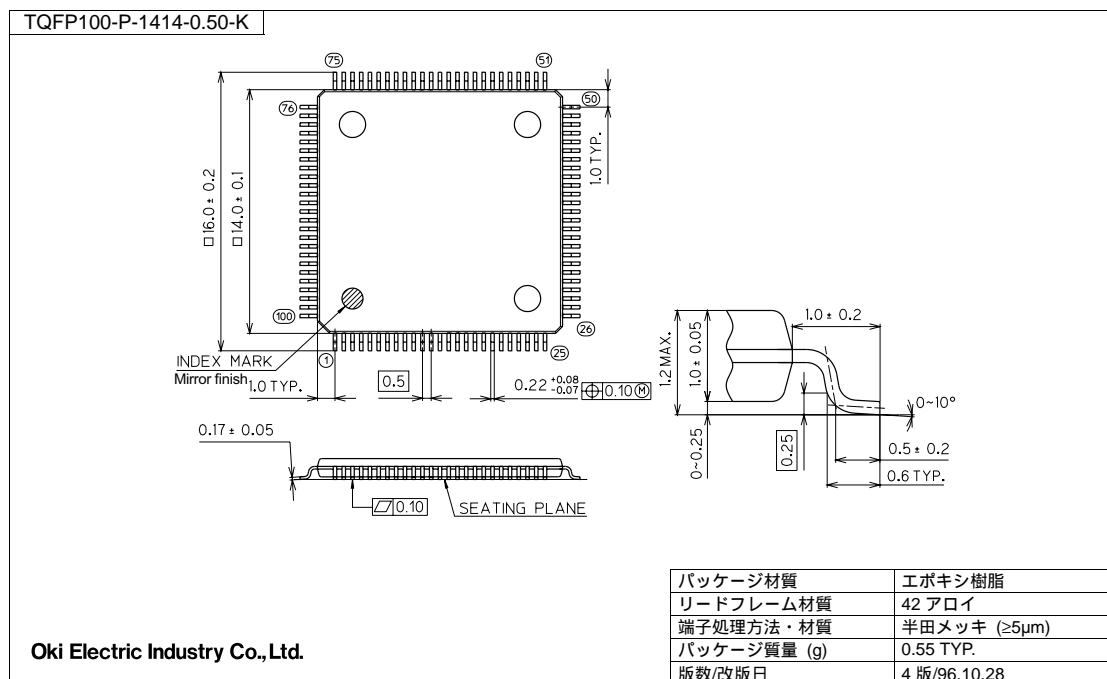
入出力フォーマット: ITU-R BT656(レジスタ設定 - DISEL=0,R656=1,DOSEL=1)

本 IC への入力フォーマットが ITU-R BT.656 に準拠している事が本構成例の使用条件となります。



パッケージ寸法図

(単位: mm)



表面実装型パッケージ実装上の注意

表面実装型パッケージは、リフロー実装時の熱や保管時のパッケージの吸湿量等に大変影響を受けやすいパッケージです。

したがって、リフロー実装の実装を検討される際には、その製品名、パッケージ名、ピン数、パッケージコード及び希望されている実装条件(リフロー方法、温度、回数)、保管条件などを弊社担当営業まで必ずお問い合わせ下さい。

改版履歴

ドキュメント No.	発行日	ページ		変更内容
		改版前	改版後	
PJDL87V2105DIGES _030616	2003.6	-	-	暫定初版発行
PJDL87V2105DIGES _030825	2003.8	12	12	CLKO,CO0 ~ 7 端子処理 Pulldown 追加
PJDL87V2105DIGES _031110	2003.11	12	12	絶対最大定格の入力端子電圧値変更 直流特性の入力電圧値変更
PJDL87V2105DIGES _031224	2003.12	12	12	直流特性の入力電圧値追加 レジスタ説明誤記修正
PJDL87V2105DIGES _040130	2004.1	12	12	暫定削除 レジスタ説明誤記修正

ご注意

1. 本書に記載された内容は、製品改善及び技術改良等により将来予告なしに変更することがあります。したがって、ご使用の際には、その情報が最新のものであることをご確認ください。
2. 本書に記載された動作概要及び応用回路例は、本製品の標準的な動作や使い方を説明するためのものです。したがって、実際に本製品を使用される場合には、外部諸条件を考慮のうえ回路・実装設計をしてください。
3. **設計に際しましては、最大定格、動作電源電圧範囲、放熱特性など保証範囲内でお使いください。保証値を超えての使用など本製品の誤った使用または不適切な使用等に起因する本製品の具体的な運用結果につきましては、当社は責任を負いかねますのでご了承ください。**
4. 本製品及び本書に記載された情報や図面等の使用に関して、当社は、第三者の工業所有権・知的所有権及びその他の権利に対する保証または実施権の許諾を行うものではありません。したがって、その使用に起因する第三者の権利侵害に対し、当社は責任を負いかねますのでご了承ください。
5. 当社は品質、信頼性の向上に努めておりますが、部品の性格上、ある確率の欠陥、故障が不可避だと考えられます。当社製品をお使いの場合には、この様な故障が生じても直接人命を脅かしたり、身体または財産に危害を生じさせないよう、装置やシステム上で十分な安全設計をお願いします。
6. 本書記載の製品は、一般電子機器(事務機器、通信機器、計測機器、家電製品など)に使用されることを意図しております。特別な品質・信頼性が要求され、その故障や誤動作が直接人命を脅かしたり、身体または財産に危害を及ぼす恐れのある装置やシステム(交通機器、安全装置、航空・宇宙機器、原子力制御、生命維持装置を含む医療機器など)に使用をお考えのお客様は、必ず事前に当社販売窓口までご相談願います。
7. 本書に記載された製品には、「外国為替及び外国貿易管理法」に基づく戦略物資等に該当するものがあります。したがって、該当製品またはその一部を輸出する場合には、同法に基づく日本国政府の輸出許可が必要となりますので、その申請手続きをお取りください。
8. 本書に記載された内容を、当社に無断で転載または複製することはご遠慮ください。

Copyright 2004 OKI ELECTRIC INDUSTRY CO., LTD.

OKI 沖電気工業株式会社

お問い合わせ先

本社別館	〒108-8551	東京都港区芝浦4丁目10番3号(本社別館) シリコンソリューションカンパニー 販売本部	東京	(03)5445-6027 (直通) FAX (03)5445-6058 http://www.okisemi.com/jp/
松本支店	〒390-0815	松本市深志2丁目5番2号(県信松本深志ビル)	松本	(0263)36-7951(代)
中部支社	〒460-0003	名古屋市中区錦1丁目11番20号(大永ビル)	名古屋	(052)201-7008(代)
関西支社	〒541-0053	大阪市中央区本町2丁目5番7号(丸紅大阪本社ビル)	大阪	(06)6260-5965(代)
中国支社	〒730-0013	広島市中区八丁堀15番10号(セントラルビル)	広島	(082)221-2209(代)
九州支社	〒810-0001	福岡市中央区天神2丁目13番7号(福岡平和ビル)	福岡	(092)771-9116(代)